



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08166601 A**(43) Date of publication of application: **25 . 06 . 96**

(51) Int. Cl.

G02F 1/136
G02F 1/1335
G02F 1/1343
H01L 29/786
H01L 21/336

(21) Application number: **06332578**(71) Applicant: **VICTOR CO OF JAPAN LTD**(22) Date of filing: **13 . 12 . 94**(72) Inventor: **HONMA AKIRA**(54) **LIQUID CRYSTAL DISPLAY DEVICE**

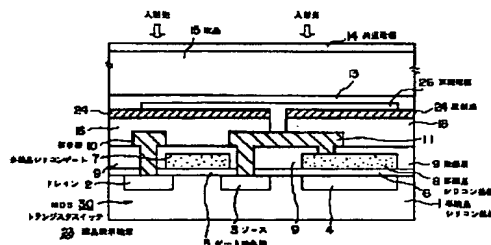
resulted and the bright images are obt'd.

(57) Abstract:

COPYRIGHT: (C)1996,JPO

PURPOSE: To provide a liquid crystal display device which operates on a low voltage and with which bright images are obtainable and pixel voltage are less fluctuated by leaking-in of incident light.

CONSTITUTION: This liquid crystal display device consists of switching transistors (TRs) 30 arranged in a one-dimensional or two-dimensional matrix form, pixel electrodes 26 connected to the sources 3 of these TRs 30, common electrodes 14 arranged to face these pixel electrodes 26 via liquid crystals 15, gates 7 for controlling the conduction or non-conduction of the TRs 30 and signal lines 10 for applying video signal voltage to the pixel electrodes 26 on the substrate 1 and is provided with insulatable reflection films 24 under the pixel electrodes 26. As a result, the incident light falling onto the pixel electrodes 26 is reflected by the pixel electrodes 26 or the incident light falling onto the parts exclusive of the pixel electrodes is reflected by the insulatable reflection films 24 formed thereunder. Then, the leaking-in light to the matrix substrate is drastically suppressed. The light of the pixel regions is reflected by the insulatable reflection films 24 if the pixel electrodes 26 are formed of the transparent electrodes. The high reflectivity thereof is



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-166601

(43) 公開日 平成8年(1996)6月25日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0			
1/1335	5 2 0			
1/1343				
H 0 1 L 29/786				

9056-4M

H 0 1 L 29/78

6 1 2 Z

審査請求 未請求 請求項の数 2 F D (全 7 頁) 最終頁に続く

(21) 出願番号 特願平6-332578

(22) 出願日 平成6年(1994)12月13日

(71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72) 発明者 本間 明

神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

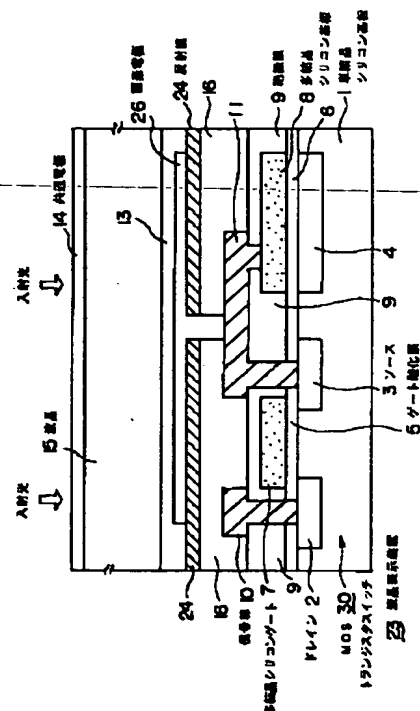
(74) 代理人 弁理士 浅井 章弘

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 低い電圧で動作し、明るい画像が得られ、且つ入射光の漏れ込みによる画素電圧変動の少ない液晶表示装置を提供する。

【構成】 基板1上に一次元または二次元マトリクス状に配置されたスイッチトランジスタ30と、このトランジスタのソース3につながる画素電極26と、この画素電極に液晶15を介して対向配置された共通電極14と、前記トランジスタの導通または非導通を制御するゲート7と、前記画素電極に映像信号電圧を与える信号線10とからなる液晶表示装置23において、前記画素電極の下に、絶縁性の反射膜を設けるように構成する。これにより、画素電極に当たった入射光は、この画素電極で反射させ、また画素電極以外の部分に当たった入射光は、その下層に設けた絶縁性の反射膜により反射させる。従って、マトリクス基板への漏れ込み光を大幅に抑制することができる。また、画素電極を透明電極で形成することにより、画素領域の光を絶縁性反射膜で反射させることができ、その反射率が高く、明るい画像が得られる。



【特許請求の範囲】

【請求項1】 基板上に一次元または二次元マトリクス状に配置されたスイッチトランジスタと、このトランジスタのソースにつながる画素電極と、この画素電極に液晶を介して対向配置された共通電極と、前記トランジスタの導通または非導通を制御するゲートと、前記画素電極に映像信号電圧を与える信号線とからなる液晶表示装置において、前記画素電極の下に、絶縁性の反射膜を設けるように構成したことを特徴とする液晶表示装置。

【請求項2】 前記画素電極は、光を透過する透明材料により構成した透明電極とすることを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えばアクティブマトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】 一般に、分子配列が固体のような一定の秩序を保ちながら、その一方では液体のように流動性を有し、電界に対して容易に配列を変えて光学的性質の変化として現われる液晶を用いた装置として液晶表示装置が知られている。この液晶表示装置は共通電極とこれに対向して配置した個別に制御可能な画素電極との間に液晶を封じ込め、画素電極に選択的にデータ信号を印加することにより、対応する画素電極間の液晶の光学的特性を変化させるようになっている。

【0003】 この種の液晶表示装置は、一般的には、透過型表示装置と反射型表示装置とに大別され、透過型表示装置は光学系の構成が比較的簡単になるのでコストダウンを図り易いメリットがある反面、表示パネルを小型化すると、画素電極を選択するスイッチトランジスタや配線の占める面積割合が増えて開口率が下がり、画像の明るさが低下して暗くなるという欠点がある。これに対して、反射型表示装置は、反射画素電極の下にスイッチトランジスタや配線を配置するので、表示パネルを小型化しても開口率が下がらず、明るい画像を得ることができる。従って、拡大投影方式の液晶表示装置では、小型高密度の反射型表示パネルが適している。

【0004】 この反射型表示装置の性能を十分に引き出すためには、反射面の反射率を高めると共に入射光の漏れ込みによる特性変動を押さえることが重要である。従来の反射型表示装置の一例は、SiD 83 DIGEST (1983年)の150頁から151頁に示されており、これを図3に基づいて説明する。この装置例では、アクティブマトリクスにMOS (Metal Oxide Semiconductor) 基板を用いている。まず、単結晶シリコン基板1内にドレイン2、ソース3及び補助容量端子4が作られ、このドレイン2とソース3との間にゲート酸化膜5を介して多結晶シリコンゲート7を設け、MOSトランジスタを構成する。補助

容量端子4の上には酸化膜6を介して多結晶シリコン電極8を設けてここに補助容量を構成する。

【0005】 上記ドレイン2は信号線10に接続され、一方、ソース3と補助容量の多結晶シリコン電極8は金属配線11を介して金属でできた反射画素電極12に接続されている。この画素電極12の表面に液晶の配向膜13を形成し、これと対向する透明な共通電極14との間に液晶15を封じ込め、表示パネルを形成する。信号線10や金属配線11と多結晶シリコンゲート7や多結晶シリコン電極8との間は、絶縁膜9が介在されて絶縁されており、また、画素電極12と金属配線11との接続点以外は、これらは絶縁層16で分離される。この絶縁層16としては例えばポリイミド樹脂が用いられる。このポリイミドは例えばスピンコート法で塗布されるのでその表面がかなり平らになる性質があり、従って、画素電極12の下層である上記絶縁膜16の表面を平らにすることによりこの上層の反射画素電極12の表面そのものも平らにし、この反射率を高めるようにしている。

【0006】 しかしながら、下層の絶縁膜16の表面が精度良く平らでもこの上に形成される金属製の画素電極12の表面には微視的に見れば微小な凹凸が発生することは避けられず、十分な反射率がえられない場合があった。更には、この構成では入射光の一部が隣接する画素電極の間隙から基板に入り込み、以下の理由から画素電極12の電圧を変動させて好ましくない。この画素電極の電圧変動のメカニズムは以下の通りである。すなわち、画素電極12につながるソース3は、ゲート7にゲート選択電圧がかかるとソース3とドレイン2との間にチャンネルが形成されることからドレイン2を介して信号線10の信号電位に充電される。ここでゲート7の電圧が非選択時の電圧になると、次にゲート選択電圧がかかるまでの間、ソース3はチャンネルが断たれてフローティング状態となり、ソース3と画素電極12の電圧は先の信号電位に保持される。この状態で隣接画素電極の光が漏れてソース3の近くに入射すると光キャリアが発生する。発生したキャリアの内、正孔は基板1に流れるので特性には影響がないが、例えば基板がP型半導体でソースがN型半導体の場合に、発生した電子はソース3に流れ込み、ソース電圧が下がって画素電極12の電圧が下がってしまい、電圧が変動してしまう。

【0007】 上記した欠点、例えば画素電極12の表面の凹凸の問題を解決するためには、例えばテレビジョン学会誌の「液晶投写型ハイビジョン用高密度反射型TF Tアレイ」(V₀1. 44, No5, PP. 544~549 (1990))に示されているように上述のように形成した反射画素電極12の表面を研磨して鏡面にし、反射率を高めることも行なわれるが、この場合には、製造工程が複雑になり、製品の歩留まりが低下するという恐れがあった。

【0008】 また、隣接画素からの入射光に起因する光

キャリアの影響を抑制する手法は、例えば特公昭 61-43712 号公報に開示されており、図 4 に示すように図 3 に示した構造をベースとして遮光膜 17 を挿入した構造となっている。すなわち、画素電極 19 の下に新たな絶縁層 18 を介して上記遮光膜 17 を形成している。この遮光膜 17 は光を吸収する材料、例えばアルミニウムやモリブデン等の金属薄膜が用いられるので、画素電極 19 と遮光膜 17 との絶縁を図るために上記した新たな絶縁層 18 が不可欠となる。

【0009】しかしながら、この金属製遮光膜 17 を形成した構造にあっては、入射光の一部は金属性の画素電極 19 と金属製遮光膜 17 との間で多重反射して基板に入り込むことになり、入射光の漏れ込みを完全には防ぐことができない。この場合、画素電極 19 と遮光膜 17 との間の絶縁膜 18 をできるだけ薄くすれば多重反射は少なくなるが、今度は画素電極と遮光膜との短絡不良が発生し易くなるという新たな問題が生じ、上記絶縁膜 18 の薄さには限界がある。更には、この種の構造においては、積層工程が増加することから製造工程が複雑になる。すなわち金属膜が、信号線 10 と遮光膜 17 と画素電極 19 の 3 層構造となり、それぞれの間の絶縁膜形成工程も含めて工程数が大幅に増し、その分、製品の歩留まりも低下する原因となっていた。

【0010】上記図 3 及び図 4 に示す構造は、金属製の画素電極 12 自体により光を反射させる方式であるが、これに対して、画素電極とは別に設けた反射膜で光を反射させるようにした構造が例えば米国特許第 5056895 号に開示されている。この構造を図 5 に基づいて説明すると、シリコン基板内に MOS トランジスタのマトリクスを形成することから金属の画素電極 19 を設けるまでの工程は、図 3 に示した装置例の場合と同じである。ただし、この画素電極 19 は、図 3 に示す場合と異なり、反射膜としては使用されない。この図示例においては、画素電極 19 を形成した後に、この上に平坦化のために絶縁層 20 を形成し、更に、絶縁性の材料で反射膜 21 を形成する。この絶縁性の反射膜 21 は例えば TiO_2 と SiO_2 の多層膜で形成することができる。

【0011】そして、この絶縁性反射膜 21 の上に液晶の配向膜 22 を形成する。この構成によれば、光を反射するのはこの反射膜 21 なので、画素電極 12 の形状や表面の微小な凹凸は反射特性に影響を与えず、しかも、絶縁層 20 の平坦性を良くすれば、絶縁性反射膜 21 の反射率は金属製の画素電極よりも高めることができる。更には、先に説明したように画素電極で光を反射する方式では、隣接する画素電極の間からの入射光が MOS トランジスタの基板に漏れ込んで画素電極の電圧を変動させるが、上記米国特許にて開示したように別途設けた絶縁性反射膜 21 で光を反射させる方式では、MOS 基板の全面が絶縁性反射膜に覆われているので、入射光の漏れ込みを抑えることができ、画素電極の変動を小さくで

きるという利点を有する。

【0012】

【発明が解決しようとする課題】しかしながら、図 5 に示す構造においては、以下に示す 2 つの問題点がある。1 つ目の問題点は、画素電極 19 に高い電圧を印加しなければならない点である。すなわち、画素電極 19 と液晶 15 との間には、平坦化絶縁層 20、絶縁性反射膜 21、液晶配向膜 22 が介在するので、これらの層或いは膜における電圧降下を見込んで、画素電極の電圧を予め高くしなければ液晶 15 に十分な電界を付与することができない。そのために、MOS トランジスタのマトリクスの動作電圧を高くしなければならず、トランジスタを高耐圧化させるに伴ってパターン形状が大きくなって工程が複雑化し、このため製品歩留まりを低下させるのみならず、コスト高を招来してしまう。更には、高電圧動作により消費電力も増え、マトリクス基板の発熱のために液晶の画質が劣化する恐れもある。

【0013】2 つ目の問題点は、上記した構造の装置に使用することができる液晶の種類が限定されてしまう点である。すなわち、液晶の抵抗率が平坦化絶縁層 20、絶縁性反射膜 21、液晶配向膜 22 の各抵抗率と同程度か、それ以上でなければならない。その理由は、もし液晶の抵抗率が各絶縁膜の抵抗率より 1 桁位小さいと、画素電極 19 と共通電極 14 との間に印加される電圧は、印加直後は各層の容量比で分割されて各層にかかるが、時間の経過とともに大部分が絶縁膜の両端にかかってしまい、液晶 15 の両端には電圧があまりかからなくなって画像の表示ができなくなってしまう。絶縁性反射膜や平坦化絶縁膜の抵抗は、いろいろな液晶の抵抗範囲に比べてかなり高く、従って、図 5 に示す構造の装置に適用することができる抵抗率の液晶の種類は非常に少なく、電圧特性や各種表示品質を満足する液晶を選ぶのが困難である。

【0014】また、液晶パネルの組み立て途中で液晶に水分等の不純物が混入すると、抵抗率が下がり、画質の劣化も容易に生じてしまうので、工程管理も厳しくしなければならない。本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものであり、その目的は、低い電圧で動作し且つ入射光の漏れ込みによる画素電圧の変動の少ない液晶表示装置を提供することにある。

【0015】

【課題を解決するための手段】本発明は、上記問題点を解決するために、基板上に一次元または二次元マトリクス状に配置されたスイッチトランジスタと、このトランジスタのドレインまたはソースにつながる画素電極と、この画素電極に液晶を介して対向配置された共通電極と、前記トランジスタの導通または非導通を制御するゲートと、前記画素電極に映像信号電圧を与える信号線とからなる液晶表示装置において、前記画素電極の下に、

絶縁性の反射膜を設けるように構成したものである。

【0016】

【作用】以上のように構成することにより、画素電極の下に絶縁性の反射膜が略全面的に形成されたので、これに基板の表面がほとんど覆われてしまい、従って、入射光の基板への漏れ込みが少なくなり、画素電圧の変動を大幅に抑制することができる。また、画素電極を絶縁性反射膜の上に設けているので、画素電極と液晶との間には例えば配向膜だけが存在する構造となり、従って、両電極間の電圧を効率的に液晶間に印加することができ、画素電極に高電圧を印加する必要もない。

【0017】また、画素電極をITO (Indium Tin Oxide) 等の透明電極で構成することにより、画素電極表面ではなく、電極の下に絶縁性反射膜で光を反射させることができる。一般に、金属表面よりは絶縁性反射膜の方が光の反射率を高くできるので、明るい画像を得ることができる。

【0018】

【実施例】以下に、本発明に係る液晶表示装置の一実施例を添付図面に基づいて詳述する。図1は、本発明に係る液晶表示装置を示す部分断面図である。尚、図3に示す従来装置と同一部分については同一符号を付して説明する。この液晶表示装置23はアクティブマトリクス型の液晶表示装置であり、アクティブマトリクスとしてMOS (Metal Oxide Semiconductor) 基板を用いている。すなわち、基板として単結晶のシリコン基板1を用い、この基板1の表面に、ドレイン2、ソース3、補助容量素子4が作られ、ドレイン2とソース3の間にゲート酸化膜5を介して多結晶シリコンゲート7を設けてスイッチトランジスタとして、MOSトランジスタ30を構成している。

【0019】図示例においては、トランジスタ30は1つしか記載していないが、実際には一次元または二次元的にマトリクス状に多数整然と配置されている。補助容量端子4の上には、酸化膜6を介して多結晶シリコン電極8を設けてここに補助容量を構成する。上記ドレイン2は信号線10に接続され、一方、ソース3と補助容量の多結晶シリコン電極8は金属配線11を介して接続されている。上記配線10、11と酸化膜6或いはシリコンゲート7、シリコン電極8との間には絶縁膜9が形成されている。また、上記配線10、11の上には、平坦化のための絶縁層16が全体にわたって形成され、この上に本発明の特長とする絶縁性の反射膜24が略全面的に亘って形成される。この絶縁性の反射膜24は、入射光の反射を効率的に行なわせるために、例えば TiO_2 と SiO_2 の多層膜で形成し、反射効率を考慮してこの反射膜24の厚みは、例えば $1\mu m$ 以上の厚さに設定する。

【0020】そして、絶縁性の反射膜24と平坦化絶縁膜16を貫通して金属配線11につながる穴25を形成

し、この金属配線11と電氣的に接続した画素電極26を反射膜24上に形成する。この画素電極26は、1つの画素に対して1つ設けられ、全体としてマトリクス状に配置されるに對して、上記絶縁性の反射膜24は、穴25に對應する部分を除いて基板表面全面に亘って設けられる。これにより、入射光の漏れ込みを可及的に抑制している。上記画素電極26としては、アルミニウム、金等の反射効率の高い金属で構成する。

【0021】そして、この画素電極26及び露出している絶縁性の反射膜24の上に液晶の配向膜13を全面に亘って形成し、これと対向する透明な、例えばITO製の共通電極14との間に液晶15を封じ込め、表示パネルを形成して全体を完成する。

【0022】次に、以上のように構成された本実施例の動作について説明する。まず、多結晶シリコンゲート7に選択電圧が印加されると、ドレイン2とソース3との間にチャンネルが形成されてドレイン2とソース3間が導通し、従って、ソース3及びこれに金属配線11を介して電氣的に接続されている画素電極26が信号線10の電位に充電される。そして上記ゲート7の電圧が非選択時の電圧になると、次にゲート選択電圧がかかるまでの間、チャンネルが断たれてソース3及び画素電極26はフローティング状態となり、ソース3と画素電極26の電位は信号電位に維持される。そして、画素電極26と共通電極14との間に所定の電位が印加されている間だけこの間の液晶15が光学的な変位を受けることになる。

【0023】透明な共通電極14側から入ってくる入射光は、光学的変位を受けた液晶15のパターンに従ってこれを透過し、透過光は液晶の配向膜13を透過した後、金属製の薄い画素電極26により反射されて、入射光路を戻って行く。この戻り光がオペレータに視認されることになる。画素電極26以外の部分を透過した光は、この画素電極26の直下に設けた絶縁性反射膜24の表面に反射されて、入射光路を戻って行く。この場合、図3及び図4に示すような従来装置にあっては、隣接する画素電極間を通ってくる入射光が漏れ込んでキャリアを発生することからソース電位が変動していたが、本実施例においては、金属配線11と画素電極26を接続する穴25に對應する部分を除いて基板表面のほとんど全部を絶縁性の反射膜24により覆っているので、入射光への基板側への漏れ込みを非常に少なくすることができる。

【0024】従って、漏れ込み光によるキャリアの発生を大幅に抑制することができるので、画素電圧の変動を抑制することができる。また、図4に示す従来装置においては、金属膜としては、金属配線11と、アルミニウム等の遮光膜17と画素電極12の3層構造としていることから、工程数が増え、且つ各層間の短絡に起因する歩留まりの低下も生じ易かったが、本実施例では、金属膜としては金属配線11と画素電極26だけの2層で済

み、工程数も減少させ、且つ層間の短絡も少ないので歩留まりを向上させることができる。

【0025】また、図5に示す従来装置においては、液晶14と画素電極19との間に配向膜22、反射膜21及び絶縁層20等の複数の層を介在させていることから途中の電位のロスが多く、画素電極19の電位をかなり高く設定しなければならなかったが、本実施例では液晶14と画素電極26との間は配向膜13しか介在させてないので、画素電極26の電圧の大部分が液晶の両端に印加されることになり、従って画素電極26に高電圧をかける必要がなく、高電圧作用に伴う諸問題を解決することができる。例えば、画素電圧の低下により発熱も抑制して液晶の画質の劣化を防止でき、また、CMOSプロセスでのマトリクス基板の作成も容易になる。マトリクス基板全体の駆動電圧下げることができるので、安価な低電圧駆動用の集積回路が使え、また、駆動回路をマトリクス基板と一体化して作成する場合でも消費電力を抑制することができる。

【0026】更には、上記した理由により液晶15として抵抗率が低いもの、例えば配向膜13の抵抗率と同程度のものも使用することができるので、選択し得る液晶の種類の範囲を拡大することができる。このように低い抵抗率の液晶を使用することができるので、液晶パネルの組立途中にて液晶中に水分等の不純物が混入してその抵抗率が低下しても画質の劣化が生ぜず、この点よりも製品の歩留まりを向上させることができる。上記実施例においては、絶縁性の反射膜24の直上に設けた画素電極26としてはアルミニウム、金などの光反射率の高い金属材料を用いたが、これに替えて、導電性の良好な透明な材料、例えば共通電極14と同じ材料のITOを用いて画素電極26を構成すようにしてもよい。

【0027】これによれば、金属画素電極26ではその表面で光射するのに対し、ITO画素電極では、ITOの下に絶縁性反射膜で光を反射する。一般に金属よりは絶縁性反射膜の方が反射率を高くできるので、反射膜24での反射光量が多くなり、一層、明るい画像を得ることが可能となる。このように、本発明装置によれば、図3及び図5に示す従来装置の両方の有する欠点を同時に解消することが可能となる。尚、上記実施例においてはマトリクス基板として単結晶シリコンを使ったMOS基板を用いたがこれに限定されず、例えば図2に示すようTFT (Thin Film Transistor) により形成してもよい。すなわち、ガラス基板27上に例

えば多結晶シリコン層28を形成し、この多結晶シリコン層28に図1に示したと同様にドレイン2、ソース3、補助容量端子4を形成する。また、ドレイン2とソース3との間はチャンネル29として構成されることになる。これ以降の製造工程及び構成は図1にて説明したと同様である。この場合にも、図1に示す構造において説明したと同様な作用効果を得ることができる。

【0028】

【発明の効果】以上説明したように、本発明に係る液晶表示装置によれば、次のように優れた作用効果を発揮することができる。画素電極の下に基板上面をほとんど被う絶縁性の反射膜を設けるようにしたので、マトリクス基板への入射光の漏れ込みを大幅に減らすことができるので、画素電圧の変動を抑制することができる。また、画素電極と液晶との間に介在する層の数を減少させることができるので、画素電圧を低く設定することができ、従って、高電圧動作に起因する問題を解決することができる。また、液晶の抵抗率が高くなくても良いので、この選択の幅を広げることができるのみならず、組立時における水分等の不純物の混入に対しても強くなり、製品歩留まりを向上させることができる。更には、画素電極を透明材料により構成することにより、画素電極の下に絶縁性反射膜で光を反射させることができ、その分、明るい画像を得ることができる。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置を示す部分断面図である。

【図2】本発明の表示装置の他の実施例を示す部分断面図である。

【図3】従来の反射型表示装置の一例を示す部分断面図である。

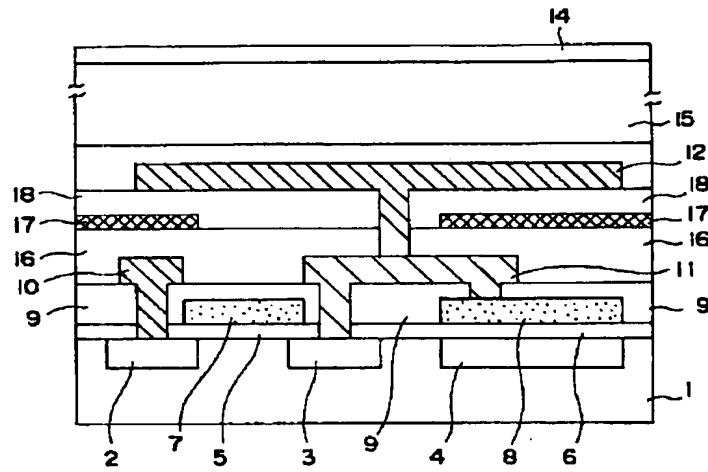
【図4】図3に示す表示装置の改良型を示す部分断面図である。

【図5】従来の他の反射型表示装置の一例を示す部分断面図である。

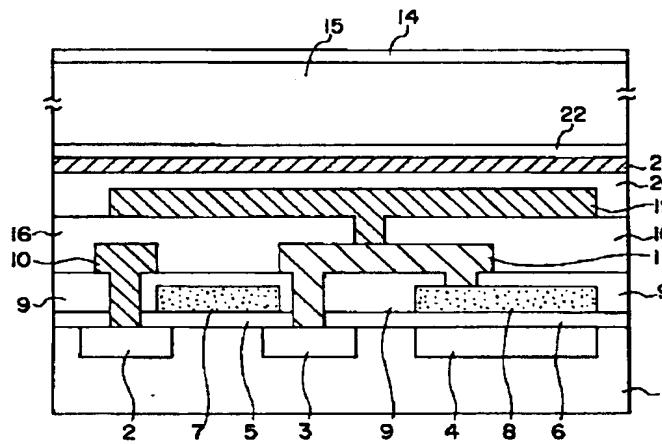
【符号の説明】

1…単結晶シリコン基板(基板)、2…ドレイン、3…ソース、5…ゲート酸化膜、7…多結晶シリコンゲート、10…信号線、14…共通電極、15…液晶、23…液晶表示装置、24…絶縁性の反射膜、26…画素電極、27…ガラス基板(基板)、30…MOSトランジスタ(スイッチトランジスタ)。

【図 4】



【図 5】



フロントページの続き

(51) Int. Cl.⁶
H01L 21/336

識別記号 庁内整理番号

F I

技術表示箇所